

Application of statistical theory in VLSI

Yan Tao

Nanchang University, Nanchang

Abstract: With a thorough research on the structure of power grid, we put forward a new kind of approach to the IR drop problem. This approach is based on probability and statistics, which can give us an outlook of the probability distribution of IR drop. The analysis was carried out on a number of grids, including the power grids of industrial processors and we can see that this approach is very effective.

Key words: VLSI; Probability Statistics ; IR-drop

Received: 2020-03-02; Accepted: 2020-03-17; Published: 2020-03-19

统计学理论在超大规模集成电路中的应用实践研究

严 涛

南昌大学，南昌

邮箱: yt.2937r@163.com

摘要: 在认真研究电源网格结构的基础上,介绍了一种电压降分析的新方法。这种基于概率统计的方法能够快速简便的估计出电压降的概率分布情况。这种利用概率统计分析电压降的方法在一些电源网格(包括一些工业处理器)中得到了较为理想的结果。

关键词: 超大规模集成电路; 概率统计; 电压降

收稿日期: 2020-03-02; 录用日期: 2020-03-17; 发表日期: 2020-03-19

Copyright © 2019 by author(s) and SciScan Publishing Limited

This article is licensed under a [Creative Commons Attribution-NonCommercial 4.0 International License](https://creativecommons.org/licenses/by-nc/4.0/).

<https://creativecommons.org/licenses/by-nc/4.0/>



1 引言

目前集成电路的设计和制造已经进入超大规模集成(VLSI)和特大规模集成(uLsl)阶段,是一个系统芯片(SOC)的时代。目前高速集成电路的切换时间已经降至几百Ps,时间频率上至GHz,芯片的特征尺寸已经从九十年代的0.8微米缩小到了目前的0.18微米、0.13微米和90纳米。

制造工艺的快速发展对CI设计者提出了新的要求和挑战。

电源网络的完整性分析是一个全局性问题,芯片中某一部分的RI drop都与其它部分所吸收的电流密切相关。此外,对于当前上百万个节点的电源网络来说,常规的线性方程组求解方法都遇到了瓶颈:在存储空间还是在速度上都无法处理如此大规模的网络。因此,如何快速而有效地求解这样一个大型网络是一个亟待解决的问题。

这种利用概率统计分析电压降的方法在一些电源网格(包括一些工业处理

器)中得到了较为理想的结果。这也说明了这种方法在存储空间还是速度上都是很有用的。这种方法也为我们提供了一些很有用的信息:这些信息能使芯片设计者较早发现电源网格中哪些区域容易出现问题的,从而使设计者在对电源网格进行改正时能够对这些容易出现问题的区域给予足够的重视。

2 电源网格设计的四个关键问题

2.1 IR 电压降问题

电源网格是为片上器件提供可靠稳定的 power/gnd 源的一个很重要环节。但是由于集成电路工艺的不断改进,互连线的寄生电阻,电容,电感以及 FO 封装对整个芯片的影响变的不可忽视,使得电源供应不再是理想中的情况而且变得容易波动偏差。这些偏差不仅容易使得电路门延迟的增加,降低 I 作频率而且有可能在电路中引入噪声,从而使得电路在功能上出错。此外,寄生参数的增加使得供电电机不再是理想的参考它随着电路工作而波动。流经电源线电阻的电流取决于模块 (clock) 电压的放置模块与模块之间的相互影响和电阻值。电压、小噪声裕量使 IR 电压降问题成为第一影响因子。在深亚微米非低供电是设云流程,不可忽略

2.2 Ldi/dt 电压降

前面提到的 RIDr 是由于互连的寄生电阻引起的,而 Ldi/dt Dr 是由封装和互连线上的电感引起的。如下面例子所示:在每一个切换过程中,来自(或流入)电源轨线的瞬态电流都对电容充电(或者放电)。I 连线都是通过压焊线和封装引线连到外部电源上,因而具有一个不可忽略的串联电感。所以,瞬态电流的变化会在芯片外部和芯片内部的电源电压的之间产生一个电压差。这一情形在输出压焊快上特别严重,因为驱动外部大电容会产生一个很大的电流。内部电源电压的偏差会影响逻辑电平并使噪声容限减少。

2.3 电迁移 (EM)

金属电迁移是一个通用词汇,表示导致芯片上金属互连线断裂、融化等的

一些失效原因。导致金属电迁移问题的主要原因是金属的长期损耗和金属本身的焦耳热原理。从某种特定意义来说,电迁移是芯片金属互连线长期损耗的结果。焦耳发热是一种同电迁移相关联的特定问题。焦耳发热是指由于很高的交流电流而导致金属连线某一特定段发热过大。为了减小电移的影响,某一特定层的金属连线常常用多层不同材料的金属线以一种三明治的结构加以构造。一般额外的连线层,通常是三明治结构中的最上层和最下层,有更强的抗电迁移能力能够帮助整个金属连线不至于全部断掉。对于电迁移是一个长期损耗的累积结果,那么一段金属连线的电迁移的危险程度常常用流过这段连线的一定时间内的平均电流来加以测准。

电迁移常常表现出经过时段后芯片有时序或功能性的错误。如果芯片的某根连线是唯一的,那么当发生电迁移问题以后,会导致整个芯片的功能失效。如果一些连线本来就有冗余设计的考虑,例如电源网络,当发生电迁移问题后,其中的部分连线会断开,而其它部分的连线就会承受较大的 RI_{Drop} 问题。如果因为电迁移而导致了线路间的短路,那就是整个片的失效。

2.4 接地点电势上升

它的原理和 RI 电压降基本一样,不同的是,计算时对金属建立模型外,还要将衬底化为分布式 RC 网络。

3 运用概率统计方法进行 $IR-Drop$ 分析

3.1 利用统计方法对给定电源网络进行分析的过程

随着集成电路工艺的不断向前发展,现在一个芯片由成千上百万个晶体管组成,这些晶体管形成了门海。要分析这么一个复杂的电源网络,我们将门海划分为几个大的模块,而且,从这些模块中提取出来的电流的相关性是最小的。同时用仿真器对每个模块进行仿真以获得这些模块在一段时间上所提取的电流。接下来,对整个块电流的平均值,对相关函数和互相关函数进行计算。因为计算这些相关函数的复杂性是和电流向量的长度成线性关系的,所以即使是很大

的电流向量序列仍然可以计算出它们的相关性信息。电源网格被建模成一个线性系统。在这个系统中，电路设计中的主要模块提出来的电流被建模成随机过程，并且同时包括不同模块在时间空间上的相关性等统计信息。接下来，我们计算每个块电流引起对应每个节点的冲击响应，这些块电流是通过 SPI CE 仿真电源网格获取的。冲击响应很快地进入了稳定状态并且电源网格只需要仿真一小段时间就够了。然后，我们可以用这些冲击响应以及块电流的统计参数来计算电压降的统计参数。刚开始的时候，不同的块电流被假设为相互独立的，接下来结合这些块电流在空间和时间上的相关性进行对电压降的统计分析。最后我们看到电压降非常接近于正态分布。

3.2 把电源网格近似一个线性系统

一个芯片的电源网格由一个线性 RLC 网络（包括理想电压源，power 和 ground 线）和非线性逻辑单元和模块所组成的。建模电源网格的一个比较普遍的方法是把非线性逻辑单元或模块替代成线性电流源和并联电容。这种把非线性逻辑单元或模块替代成它们相应的电流源的方法把整个非线性电路转化成了一个线性网络。每个电流源的值恰好等于相应逻辑单元或模块所吸取的电流值。这些电流值是一个时间的函数，可以通过对电路的晶体管级或者门级仿真得到。所以，这样计算电流值是比较简单的。这是基于这样一个默认的假设：就是单元所消耗的电流不是由电源网络的电压降所决定的。把每个单元或者模块中的非开关 CMOS 况：体管的电容建模成和一个电流源并联的一个电容。非开关电容被用作去耦电容并且用来帮助过滤掉供给变化的高频成分。另一个简化就是把源线和地线分开建模。所有的电流源和去耦电容被连接到一个共同的地线，而不是被连接到源地网格之间。

用以上的简化方法，电源网格可以转化为这样一个线性系统。这个系统由 RL C 元件，时变电流源和恒定电压源所构成。而我们的目的是要得到逻辑单元所连接节点的电压降。所以，这个简化的电源网格模型可以看作是这样一个线性系统。在这个线性系统中，变化的电流源被看作是输入同时在供给连接出电压的变化看作是输出（在下面的讨论中，我们把它看作是一个有着随机过程参

数的线性系统。

显然，一个多金属层的电源网格也同样可以简化一个相应的线性结构。所以，我们这里就假设这些简化能将电源网格转化成一个线性系统。这就方便了我们后面的分析过程，同时对结果的精确性也没有多大影响。我们用线性系统理论分析这个系统。假设这个系统的冲击响应函数是 $H_{n,c}$ ，它的 n 行 c 列的元素所表示的就是节点 n 由于块电流 c 而产生的冲击响应。既然这是一个线性系统，在节点 n 处由块电流 c 引起的电压响应可以用下式：

$$V_{n,c}(t) = \int_0^{\infty} i_c(t-\tau)h_{n,c}(\tau)d\tau$$

式中， $V_{n,c}(t)$ 是节点 n 由块 c 处的激励所引起的冲击响应， $i_c(t)$ 是块 c 的电流波形而 $h_{n,c}(\tau)$ 则是 $i_c(t)$ 在节点 n 处引起的响应。如果一个设计中总的模块数是 C ，那么由于所有的电流块共同作用，在节点 n 处的电压响应是 C 个电流块在节点 n 处响应的累加，如下公式所示：

$$V_n(t) = \sum_{c=0}^{c-1} \left(\int_0^{\infty} i_c(t-\tau)h_{n,c}(\tau)d\tau \right)$$

有很多种方法来计算一个块电流 i 在节点 n 处产生的冲击响应。在我们的方法中，我们首先是通过把一个阶跃电流作用于模块。并且仿真这个电源网格，这样就得到了在节点 n 处的阶跃响应。然后，我们离散化微分在节点 n 处的阶跃响应以获得由块电流 c 在节点 n 处所引起的冲击响应。对于典型的电源网格来说，阶跃响应很快就消失了而且我只需要仿真电源网格一小段时间就够了。

3.3 把块电流和电压作为随机过程

一个芯片在运行过程中，各个模块所消耗的电流是随着时间而改变的。这些电流的实际波形是相当复杂的。为了比较完整详细地分析一个电源网格的行为状态，对电源网格进行所有能电流波形仿真是必须的，然而这显然是不可能的。通常，在一个很有限的时间里用电流波形对电源网格进行仿真是不能确保所有可能的电压降都能被分析到。在这个部分，我们讨论怎样把电流建模成随机过程，可以通过它们的统计特征表现出来。这个方法允许非常长的波形被分析到，同时也能涵盖一个很大的输入向量空间。我们把每个块电流表示成一个随机过程。

这就是说一个块电流在每个时间点上的值是一个随机变量而且电流在整个时间上是一个间的随机函数。我们注意到电流值在不同时间点上相关的。它们的值依赖于它们以前的历史，这就是说我们必须考虑电流值在不同时间点之间的相关性。这个随机变量可用一个概率密度函数 $P(ic)$ 来表示，在通常情况下这个概率密度函数随着时间而变化的。对一个随机过程的完整的描述需要定义关于所有块电流在任意时刻的联合概率密度函数 $P(ic(t_1), ic(t_2), ic(t_0))$ ，但是这个联合概率密度函数是很难获得和分析的。所以，我们需要改变方向，现在我们的目标是只计算电压降的统计信息，例如期望值和标准方差，这样一来就大大简化了整个计算过程。所以，我们仅仅需要确定块电流的中值，自相关函数和互相关函数，知道这些信息之后在电源网格中任何节点的电压响应的中值和方差也容易计算了。一个随机过程 $X(t)$ 的中值和标准差就是一个随机变量在某个时间点所得到的期望和方差。

我们假设每个块电流是一个平稳随机过程。这意味着块电流的统计特征和时间是没关系的。对电流和电压来讲，这个假设是合理的。因为块电流波形只在一开始的一个很短的时间（相对于总的运行时间来说）内不是重复的。

对于平稳过程我们有：

$$\gamma_x(t_1, t_2) = E[(X(t_1) - EX(t_1))(X(t_2) - EX(t_2))] = \phi_x(t_1, t_2) - m^2 = \phi_x(t_1 + \tau, t_2 + \tau)$$

另外一个对简化分析很有用的合理假设块电流是各态历经的。（如果平稳随机过程各统计平均值等于它的任一样本的相应时间平均值，则称它为各态历经性。）这个假设是合理的，这是因为当一个芯片工作足够长时间的话，它必定能出现各种可能的运行模式和状态。所以，对于任何一个波形只要观察足够久就能够预测一个芯片的统计行为。对于一个平稳各态历经性的随机过程在观测窗 $-T < t < T$ ，它的中值和自相关函数可以表示成如下公式：

$$\phi_{xy}(\tau) = \lim_{T \rightarrow \infty} \frac{1}{2T} \int_{-T}^T X(t)Y(t+\tau)dt$$

这些积分的缺点在于只能对足够大的 T 表达式才有效，例如对于随机过程的观测窗必须足够的大。对我们这种方法来说，这就意味着块电流的时间间隔必须充分的大。

3.4 电压降的概率分布

块电流随着输入向量作用于电路的不同而有所变化，且在通常情况下有很大的差异。这些块电流的概率分布的图形也不是完全固定不变的，可能随着模块数，模块的用途以及其它各种因素而变化。所以我们不能很确定地说清楚块电流地概率分布图的形状。然而，总的电压降是由于所有电流源共同作用的电压降的总和。各个模块是以按各个块电流间的相关度最小的要求进行划分的。所以，我们假设模块的总数相对来说是很大的而且大多数模块间彼此是相互独立的。从而就可以运用中心极限定理，进行计算。中心极限定理的内容是：如果 $X_1 \cdots X_n$ 是相互独立的随机变量，那么由随机变量 $X = X_1 + X_2 + \cdots + X_n$ ， X 形成的一个新随机变量并且它有近似于正态分布的概率分布，这个 n 是很大的。所以，如果一个设计被分成很多部分而且这些模块的大部分间是相互独立的话，不与任何一个节点的总体电压降的概率分布是近似于高斯分布的。虽然这个方法只是计算了节点电压降的中值以及方差，但是这个电压降恰好近似于正态分布。

4 结论

本文在认真研究电源网络结构的基础上提出了电压降新的分析方法。这种基于概率统计的方法能够方便快速的估计电压降的概率分布情况。电源网络的 RIdrpo 分析可分为三步来完成：首先，将电源网络建模成一个线性系统，然后把块电流和电压作为随机过程，最后利用电压降的中值以及方差估计出其分布。我们以后的目标是找到一个有效的划分算法：这个算法能够有效的划分电源网络，使得各个块电流间的相关性大大减少。这样的话，不仅可以提高运算时间而且也可以提高分析结果的准确性。

参考文献

- [1] 杨垠丹. 超深亚微米集成电路 IR-DROP 快速论证分析的研究 [D]. 浙江大学, 2004.
- [2] 王书江. 超大规模集成电路电源网络完整性分析研究 [D]. 浙江大学, 2003.